

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-255888

(43)Date of publication of application : 01.10.1996

(51)Int.Cl.

H01L 27/148

(21)Application number : 07-057092

(71)Applicant : MATSUSHITA ELECTRON CORP

(22)Date of filing : 16.03.1995

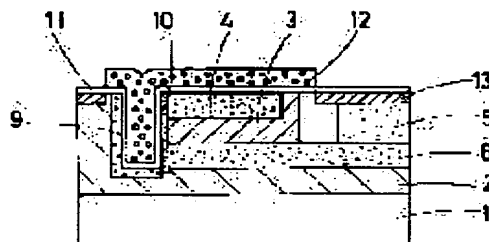
(72)Inventor : ISHIKAWA KATSUYA

## (54) SOLID STATE IMAGE SENSOR AND FABRICATION THEREOF

## (57)Abstract:

**PURPOSE:** To realize a solid state image sensor in which charges can be read out easily from a photodiode section while enhancing the sensitivity characteristics and saturation characteristics at the time of fine patterning.

**CONSTITUTION:** Since a buried photodiode n-layer 6 is formed directly under a normal photodiode n-layer and under a vertical CCD n+ layer 4, the charge storing region area of a photodiode is increased and the saturation characteristics can be improved for a finely patterned photodiode. Furthermore, since a channel dope p- layer 10 is formed on the side wall of a trench made at one end of the vertical CCD n+ layer 4 and a polysilicon electrode 12 is formed on the vertical CCD n+ layer 4, reading operation from the photodiode n-layer 6 buried at a deep position to the vertical CCD n+ layer 4 can be facilitated while enhancing the sensitivity characteristics. Smear characteristics can also be enhanced because the smear charges generated in a p-type well 3 flow into the buried photodiode n-layer 6.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

Best Available Copy

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] It is the solid state camera which arranged the photodiode section of one conductivity type, and the perpendicular transfer section of one conductivity type in the shape of an array. From directly under [ of said photodiode section ], said perpendicular transfer section crosses caudad the embedding charge accumulation layer of one conductivity type electrically connected with said photodiode section, and it is formed. The trench which said perpendicular transfer section and said embedding charge accumulation layer expose is prepared in said photodiode section and opposite side of said perpendicular transfer section. The solid state camera characterized by having formed the channel field in the part which said perpendicular transfer section and said embedding charge accumulation layer of said trench exposed, and forming read-out and a transfer electrode through an insulator layer in said trench and on said perpendicular transfer section.

[Claim 2] The solid state camera according to claim 1 characterized by the thing which embedded read-out and a transfer electrode in the trench, and which it read and was divided into the electrode and the transfer electrode of the perpendicular transfer section upper part.

[Claim 3] The embedding charge accumulation layer of one conductivity type is a solid state camera according to claim 1 or 2 characterized by making high impurity concentration larger than the photodiode section of one conductivity type.

[Claim 4] It is the manufacture approach of a solid state camera of having arranged the photodiode section of one conductivity type, and the perpendicular transfer section of one conductivity type in the shape of an array. After forming the perpendicular transfer section and the photodiode section in the shape of an array, said perpendicular transfer section crosses caudad from directly under [ of said photodiode section ], and the embedding charge accumulation layer of one conductivity type is formed using the high energy ion injection of 500 or more keVs. A trench is formed so that said perpendicular transfer section and said embedding charge accumulation layer may be exposed to said photodiode section and opposite side of the account of back to front perpendicular transfer section. A channel field is formed in the part which said perpendicular transfer section and said embedding charge accumulation layer of the account trench of back to front exposed. The manufacture approach of the solid state camera characterized by forming read-out and the transfer electrode which consists of polish recon through an insulator layer in the account trench of back to front, and on said perpendicular transfer section.

[Claim 5] It is the manufacture approach of a solid state camera of having arranged the photodiode section of one conductivity type, and the perpendicular transfer section of one conductivity type in the shape of an array. Use the high energy ion injection of 500 or more keVs for the field used as the lower part of directly under [ of said photodiode section ], and said perpendicular transfer section, and the embedding charge accumulation layer of one conductivity type is formed in it. The account of back to front perpendicular transfer section and said photodiode section are formed in the shape of an array. A trench is formed so that said perpendicular transfer section and said embedding charge accumulation layer may be exposed to said photodiode section and opposite side of the account of back to front perpendicular transfer

section. A channel field is formed in the part which said perpendicular transfer section and said embedding charge accumulation layer of the account trench of back to front exposed. The manufacture approach of the solid state camera characterized by forming read-out and the transfer electrode which consists of polish recon through an insulator layer in the account trench of back to front, and on said perpendicular transfer section.

[Claim 6] The manufacture approach of the solid state camera according to claim 4 or 5 characterized by embedding and reading polish recon in said trench, forming an electrode, and forming the transfer electrode which consists of polish recon on the account of back to front perpendicular transfer section instead of forming read-out and a transfer electrode.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to a solid state camera and its manufacture approach.

[0002]

[Description of the Prior Art] It explains referring to [ the photodiode section (part which stores light as a charge by photo electric conversion) and the perpendicular CCD section in the CCD solid state image sensor currently used for the video camera as a conventional solid state camera ] drawing 5 mainly for the configuration and the manufacture approach.

[0003] Drawing 5 is the order sectional view of a process showing the manufacture approach of the above-mentioned conventional solid state camera. However, drawing 5 shows even the process which forms the polish recon electrode which is a transfer [ a read-out electrode-cum-] electrode of the perpendicular CCD section. Generally, there is a process which forms an interlayer insulation film and a light-shielding film after polish recon electrode formation. It is first shown in drawing 5 (a) -- as -- n mold silicon substrate 1 -- using it -- 1st p mold -- a well 2 is formed. then, 1st p mold -- the inside of a well 2 -- 2nd p mold -- a well 3 is formed. Next, 5 is formed n layers of photodiodes which are n mold field of the photodiode section as shown in drawing 5 (b), and the 2nd is n+ of the perpendicular CCD section for a charge transfer in a well 3 p mold. A layer 4 is formed. Then, as shown in drawing 5 (c), they are 5 and perpendicular CCDn+ n layers of photodiodes. It reads between layers 4 and is the channel dope p for armature-voltage control. -- Layer 10' and perpendicular CCDn+ p+ for separating n layers of photodiodes which adjoin a layer 4 It is common to form detached core 9'. Next, as shown in drawing 5 (d), polish recon electrode 12' is formed for gate oxide 11' by the dry etching method after formation, and it is the charge of the photodiode section Perpendicular CCDn+ It is made the structure read to a layer 4. Then, it embeds on n layer 5 of photodiodes for the cure against the dark current, and is photodiode p+. It is common to form a layer 13.

[0004]

[Problem(s) to be Solved by the Invention] In the above-mentioned conventional solid state camera, since contraction of the area of the photodiode section is performed on the occasion of detailed-izing of the pixel section, degradation of the sensibility of a CCD property or saturation characteristics arises. Moreover, for the improvement in a sensibility property, when [ of the photodiode section ] 5 [ n-layer ] was formed to a deep field, there was a problem that read-out of the charge by the read-out electrode (polish recon electrode 12') became very difficult.

[0005] It is offering the solid state camera which can read the charge from the photodiode section easily, and its manufacture approach while it can aim at improvement in a sensibility property and saturation characteristics, when the purpose of this invention performs detailed-ization.

[0006]

[Means for Solving the Problem] A solid state camera according to claim 1 is a solid state camera which arranged the photodiode section of one conductivity type, and the perpendicular transfer section of one conductivity type in the shape of an array. From directly under [ of said

photodiode section ], said perpendicular transfer section crosses caudad the embedding charge accumulation layer of one conductivity type electrically connected with the photodiode section, and it is formed. The trench which said perpendicular transfer section and said embedding charge accumulation layer expose is prepared in said photodiode section and opposite side of said perpendicular transfer section. It is characterized by having formed the channel field in the part which said perpendicular transfer section and said embedding charge accumulation layer of said trench exposed, and forming read-out and a transfer electrode through an insulator layer in said trench and on said perpendicular transfer section.

[0007] A solid state camera according to claim 2 is characterized by the thing which embedded read-out and a transfer electrode in the trench and which it read and was divided into the electrode and the transfer electrode of the perpendicular transfer section upper part in a solid state camera according to claim 1. A solid state camera according to claim 3 is characterized by the embedding charge accumulation layer of one conductivity type making high impurity concentration larger than the photodiode section of one conductivity type in a solid state camera according to claim 1 or 2.

[0008] The manufacture approach of a solid state camera according to claim 4 is the manufacture approach of a solid state camera of having arranged the photodiode section of one conductivity type, and the perpendicular transfer section of one conductivity type in the shape of an array. After forming the perpendicular transfer section and the photodiode section in the shape of an array, said perpendicular transfer section crosses caudad from directly under [ of said photodiode section ], and the embedding charge accumulation layer of one conductivity type is formed using the high energy ion injection of 500 or more keVs. A trench is formed so that said perpendicular transfer section and said embedding charge accumulation layer may be exposed to said photodiode section and opposite side of the account of back to front perpendicular transfer section. It is characterized by forming a channel field in the part which said perpendicular transfer section and said embedding charge accumulation layer of the account trench of back to front exposed, and forming read-out and the transfer electrode which consists of polish recon through an insulator layer in the account trench of back to front, and on said perpendicular transfer section.

[0009] The manufacture approach of a solid state camera according to claim 5 is the manufacture approach of a solid state camera of having arranged the photodiode section of one conductivity type, and the perpendicular transfer section of one conductivity type in the shape of an array. Use the high energy ion injection of 500 or more keVs for the field used as the lower part of directly under [ of the photodiode section ], and said perpendicular transfer section, and the embedding charge accumulation layer of one conductivity type is formed in it. The account of back to front perpendicular transfer section and said photodiode section are formed in the shape of an array. A trench is formed so that said perpendicular transfer section and said embedding charge accumulation layer may be exposed to said photodiode section and opposite side of the account of back to front perpendicular transfer section. It is characterized by forming a channel field in the part which said perpendicular transfer section and said embedding charge accumulation layer of the account trench of back to front exposed, and forming read-out and the transfer electrode which consists of polish recon through an insulator layer in the account trench of back to front, and on said perpendicular transfer section.

[0010] The manufacture approach of a solid state camera according to claim 6 is characterized by embedding and reading polish recon in a trench, forming an electrode, and forming after that the transfer electrode which consists of polish recon on the perpendicular transfer section in the manufacture approach of a solid state camera according to claim 4 or 5 instead of forming read-out and a transfer electrode.

[0011]

[Function] According to the configuration of this invention, by the perpendicular transfer section's having crossed caudad the embedding charge accumulation layer of one conductivity type electrically connected with the photodiode section of one conductivity type, and having formed it from directly under [ of the photodiode section ], since the area of the charge storage field of a photodiode becomes large, it becomes possible to improve saturation characteristics

with the photodiode made detailed. Furthermore, a channel field is formed in the part which embedded with the photodiode section of the perpendicular transfer section, and the perpendicular transfer section of the trench prepared in the opposite side, and the charge accumulation layer exposed. By having formed read-out and a transfer electrode in a trench and on the perpendicular transfer section Since [ which can embed, and can read from a charge accumulation layer to the perpendicular transfer section easily, and has an embedding charge accumulation layer in a deep location ] it was formed in the deep location [ directly under ] of the photodiode section of one conductivity type, improvement in a sensibility property can be aimed at. Moreover, since the field which the smear charge directly under the perpendicular transfer section generates since it embeds under the perpendicular transfer section and the charge accumulation layer is formed is small, and embeds directly under [ the ] a field, the charge accumulation layer is formed and a smear charge is enabled to flow to a photodiode even if smear generating arises, it becomes possible to aim at improvement in a smear property.

[0012] Furthermore, while the controllability which reads read-out and a transfer electrode from a deep embedding charge accumulation layer, and transmits it by [ which embedded in the trench ] having read and having separated into the electrode and the transfer electrode of the perpendicular transfer section upper part improves, the level difference of the substrate upper part becomes small, and flattening can be attained. Furthermore, the embedding charge accumulation layer of one conductivity type can improve the after-image property when reading a charge from a deep embedding charge accumulation layer by having made high impurity concentration larger than the photodiode section of one conductivity type.

[0013]

[Example] First, the 1st example of this invention is explained. Drawing 1 is the sectional view showing the configuration of the solid state camera of the 1st example of this invention, and drawing 2 is the order sectional view of a process showing that manufacture approach. However, an interlayer insulation film, a light-shielding film, etc. which are formed after polish recon electrode formation are not shown by drawing 1 and drawing 2.

[0014] As this solid state camera is shown in drawing 1, n layers (embedding charge accumulation layer) of embedding photodiodes 6 Perpendicular CCDn[ from directly under / of photodiode n layer (photodiode section of one conductivity type) 5 ]+ A layer (perpendicular transfer section) 4 crosses caudad, and it forms. Perpendicular CCDn+ The perpendicular CCDn+ layer 4 and the 2nd trench 18 (refer to drawing 2) which embeds with a well 3 p mold and 6 exposes n layers of photodiodes are formed in 5 and the opposite side n layers of photodiodes of a layer 4 at a side attachment wall. It is the channel dope p to the side attachment wall of a trench 18. - A layer (channel field) 10 is formed and it is inside [ of a trench 18 ], and perpendicular CCDn+. It is characterized by forming the polish recon electrode (read-out and transfer electrode) 12 through gate oxide (insulator layer) 11 on a layer 4.

[0015] The manufacture approach of the solid state camera of this example is explained referring to drawing 2. first, it is shown in drawing 2 (a) -- as -- n mold silicon substrate 1 -- using it -- a thermal diffusion method -- using -- 1st p mold -- a well 2 and 2nd p mold -- a well 3 is formed. below, it is shown in drawing 2 (b) -- as -- 2nd p mold -- the inside of a well 3 -- perpendicular CCDn+ a layer 4 -- forming -- 2nd p mold -- 5 is formed beside a well 3 n layers of photodiodes.

[0016] Next, as shown in drawing 2 (c), p mold, the high energy phosphorus ion implantation of 500 or more keVs is used and embedded to the 2nd field [ directly under ] of a well 3 and field which includes the field [ directly under ] of 5 n layers of photodiodes, and 6 is formed in it n layers of photodiodes. n layers of this embedding photodiode, in formation of 6, 5 and an impurity atom are mixed n layers of photodiodes at the time of diffusion termination, it is required to become one layers [ n ] and the acceleration energy of Lynn of n layer the 6 formation of embedding photodiodes must be adjusted. Moreover, it is necessary to make high impurity concentration of 6 larger [ n layers of photodiodes ] than the high impurity concentration of 5 n layers of embedding photodiodes. embedding photodiode n layer 6 [ moreover, ] -- perpendicular CCDn+ a layer 4 and 2nd p mold -- it must dissociate electrically through a well 3. in addition -- drawing 2 (c) -- embedding photodiode n layer 6 -- 2nd p mold -- although formed to the same

field as a well 3 -- perpendicular CCDn+ What is necessary is just to have formed to directly under [ of a layer 4 ]. Then, an oxide film 7 is formed.

[0017] Next, as shown in drawing 2 (d), the resist mask 8 is formed on an oxide film 7, and this resist mask 8 is used, and it is perpendicular CCDn+. The trench 18 which is extent in which the depth embeds at the end by the side of the photodiode section which a layer 4 adjoins, and 6 appears n layers of photodiodes is formed. Then, into a trench 18, the tilt-angle pouring-in method is used, boron is poured in from arrow-head A about [ 1013cm - ] two as an object for pixel separation, to the field of a read-out side and an opposite direction, and it is p+. A detached core 9 is formed.

[0018] Furthermore, as shown in drawing 2 (e), it is 6 to perpendicular CCDn+ n layers of embedding photodiodes. In order to read a charge to a layer 4, as an object for read-out armature-voltage control, the inclination pouring-in method is used and boron is poured in about [ 1011cm - ] two from arrow-head B at trench 18 side attachment wall, and it is the channel dope p. - A layer 10 is formed. Then, as shown in drawing 2 (f), after are wet, removing the oxide film 7 formed before trench 18 formation and forming gate oxide 11 again, polish recon is deposited in a trench 18 using a reduced pressure CVD method, and the polish recon electrode 12 is formed using the dry etching method. Then, it is embedding photodiode p+, using the polish recon electrode 12 as a mask, as shown in drawing 2 (g). A layer 13 is formed by boron impregnation.

[0019] The solid state camera of this example is [ n layers of embedding photodiodes ] 6 from directly under [ of 5 ] n layers of the usual photodiodes as mentioned above Perpendicular CCDn+ By the layer's 4 having crossed caudad and having formed, since the area of the charge storage field of a photodiode becomes large, it becomes possible to improve saturation characteristics with the photodiode made detailed. Furthermore, perpendicular CCDn+ The channel dope p-layer 10 is formed in the side attachment wall of a trench 18 prepared in the end of a layer 4. Inside [ of a trench 18 ], and perpendicular CCDn+ By having formed the polish recon electrode 12 of read-out and a transfer electrode on the layer 4 Embedding photodiode n layer 6 to perpendicular CCDn+ formed in the deep location Since a charge can be easily read to a layer 4 and 6 is in a deep location n layers of embedding photodiodes, improvement in a sensibility property can be aimed at. moreover, perpendicular CCDn+ since it embeds directly under a layer 4 and 6 is formed n layers of photodiodes -- perpendicular CCDn+ 2nd p mold which the smear charge of layer 4 directly under generates -- the field of a well 3 -- small -- and p mold -- a well -- since it embeds directly under three, 6 is formed n layers of photodiodes and a smear charge is enabled to flow to a photodiode even if smear generating arises, it becomes possible to aim at improvement in a smear property.

[0020] Moreover, 6 can improve the after-image property when reading a charge from 6 n layers of deep embedding photodiodes n layers of embedding photodiodes by having made high impurity concentration larger than 5 n layers of photodiodes. Below, the 2nd example of this invention is explained. Drawing 3 is the sectional view showing the configuration of the solid state camera of the 2nd example of this invention, and drawing 4 is the order sectional view of a process showing that manufacture approach. However, an interlayer insulation film, a light-shielding film, etc. which are formed after polish recon electrode formation are not shown by drawing 3 and drawing 4 like drawing 1 and drawing 2 .

[0021] This solid state camera is [ the read-only embedding polish recon electrode (read-out electrode) 15 which embedded the polish recon electrode 12 which are read-out and a transfer electrode shown in drawing 1 as shown in drawing 3 in the trench 18, and ] perpendicular CCDn+. It is main different points from the 1st example to have separated into the polish recon electrode 17 for a transfer of the perpendicular CCD section of the layer 4 upper part (transfer electrode).

[0022] The manufacture approach of the solid state camera of this example is explained referring to drawing 4 . Since the process of drawing 4 (a) and (b) applies to the process of drawing 2 (a) - (c) correspondingly, detailed explanation applies to explanation of above-mentioned drawing 2 (a) - (c) correspondingly. However, in drawing 4 (b), the nitride 14 is deposited on the oxide film 7 of drawing 2 (c). Then, as shown in drawing 4 (c), the resist mask 8 is formed on an oxide film 7, and



this resist mask 8 is used, and it is perpendicular CCDn+. The trench 18 which is extent in which the depth embeds at the end by the side of the photodiode section which a layer 4 adjoins, and 6 appears n layers of photodiodes is formed. Then, into a trench 18, the tilt-angle pouring-in method is used, boron is poured in from arrow-head A about [ 1013cm - ] two as an object for pixel separation, to the field of a read-out side and an opposite direction, and it is p+. A detached core 9 is formed.

[0023] Furthermore, as shown in drawing 4 (d), it is 6 to perpendicular CCDn+ n layers of embedding photodiodes. In order to read a charge to a layer 4, as an object for read-out armature-voltage control, the inclination pouring-in method is used and boron is poured in about [ 1011cm - ] two from arrow-head B at trench 18 side attachment wall, and it is the channel dope p. - A layer 10 is formed. Then, as shown in drawing 4 (e), after removing the resist mask 8 used at the time of trench 18 formation, gate oxide 11a is formed only in a trench 18. Next, polish recon is deposited in a trench 18 and polish recon is formed only in a trench 18 using the etchback method. Then, the read-only embedding polish recon electrode 15 is formed in a trench 18 by oxidizing the front face of polish recon and forming the polish recon oxide film 16.

[0024] As shown in drawing 4 (f), after are wet and removing a nitride 14 and an oxide film 7 next, gate oxide 11b is formed again. Polish recon is deposited on it and the polish recon electrode 17 for a transfer of the perpendicular CCD section is formed using the dry etching method. Then, it is embedding photodiode p+, using the polish recon electrode 17 for a perpendicular CCD transfer as a mask, as shown in drawing 4 (g). A layer 13 is formed by boron impregnation.

[0025] The read-only embedding polish recon electrode 15 which embedded [ according to this example ] read-out and a transfer electrode in the trench 18 in addition to the effectiveness of the 1st example, Perpendicular CCDn+ By having separated into the polish recon electrode 17 for a transfer of the perpendicular CCD section of the layer 4 upper part The gate oxide 11 in a trench 18 and the polish recon electrode 17 for a perpendicular CCD transfer can be formed separately, while the controllability which reads from 6 n layers of deep embedding photodiodes, and is transmitted improves, the level difference of the substrate upper part becomes small, and flattening can be attained.

[0026] In addition, in the 1st and 2nd example of the above, it faces forming 6 n layers of embedding photodiodes, and is perpendicular CCDn+. It is perpendicular CCDn+, although the high energy ion injection method is used after forming 5 a layer 4 and n layers of photodiodes. Before forming 5 a layer 4 and n layers of photodiodes, even if it forms 6 n layers of embedding photodiodes using a high energy ion injection method, it is possible to acquire the same structure.

[0027]

[Effect of the Invention] As mentioned above, by the perpendicular transfer section's having crossed caudad the embedding charge accumulation layer of one conductivity type electrically connected with the photodiode section of one conductivity type, and having formed it from directly under [ of the photodiode section ], since the area of the charge storage field of a photodiode becomes large, the solid state camera of this invention becomes possible [ improving saturation characteristics with the photodiode made detailed ]. Furthermore, a channel field is formed in the part which embedded with the photodiode section of the perpendicular transfer section, and the perpendicular transfer section of the trench prepared in the opposite side, and the charge accumulation layer exposed. By having formed read-out and a transfer electrode in a trench and on the perpendicular transfer section Since [ which can embed, and can read from a charge accumulation layer to the perpendicular transfer section easily, and has an embedding charge accumulation layer in a deep location ] it was formed in the deep location [ directly under ] of the photodiode section of one conductivity type, improvement in a sensibility property can be aimed at. Moreover, since the field which the smear charge directly under the perpendicular transfer section generates since it embeds under the perpendicular transfer section and the charge accumulation layer is formed is small, and embeds directly under [ the ] a field, the charge accumulation layer is formed and a smear charge is enabled to flow to a photodiode even if smear generating arises, it becomes possible to aim at improvement in a

smear property.

[0028] Furthermore, while the controllability which reads read-out and a transfer electrode from a deep embedding charge accumulation layer, and transmits it by [ which embedded in the trench ] having read and having separated into the electrode and the transfer electrode of the perpendicular transfer section upper part improves, the level difference of the substrate upper part becomes small, and flattening can be attained. Furthermore, the embedding charge accumulation layer of one conductivity type can improve the after-image property when reading a charge from a deep embedding charge accumulation layer by having made high impurity concentration larger than the photodiode section of one conductivity type.

---

[Translation done.]

\* NOTICES \*

JP0 and NCIP1 are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view showing the configuration of the solid state camera of the 1st example of this invention.

[Drawing 2] It is the order sectional view of a process showing the manufacture approach of the solid state camera of the 1st example this invention.

[Drawing 3] It is the sectional view showing the configuration of the solid state camera of the 2nd example of this invention.

[Drawing 4] It is the order sectional view of a process showing the manufacture approach of the solid state camera of the 2nd example this invention.

[Drawing 5] It is the order sectional view of a process showing the manufacture approach of the solid state camera of the conventional example.

[Description of Notations]

1 N Mold Silicon Substrate

2 The 1st is Well P Mold.

3 The 2nd is Well P Mold.

4 Perpendicular CCDn+ Layer

5 N Layers of Photodiodes

6 N Layers of Embedding Photodiodes

7 Oxide Film

8 Resist Mask

9 P+ Detached Core

10 Channel Dope P - Layer

11 Gate Oxide

11a Gate oxide

11b Gate oxide

12 Polish Recon Electrode

13 Embedding Photodiode P+ Layer

14 Nitride

15 Read-only Embedding Polish Recon Electrode

16 Polish Recon Oxide Film

17 Polish Recon Electrode for Perpendicular CCD Transfer

18 Trench

---

[Translation done.]

## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

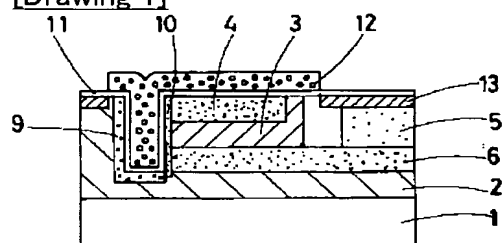
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

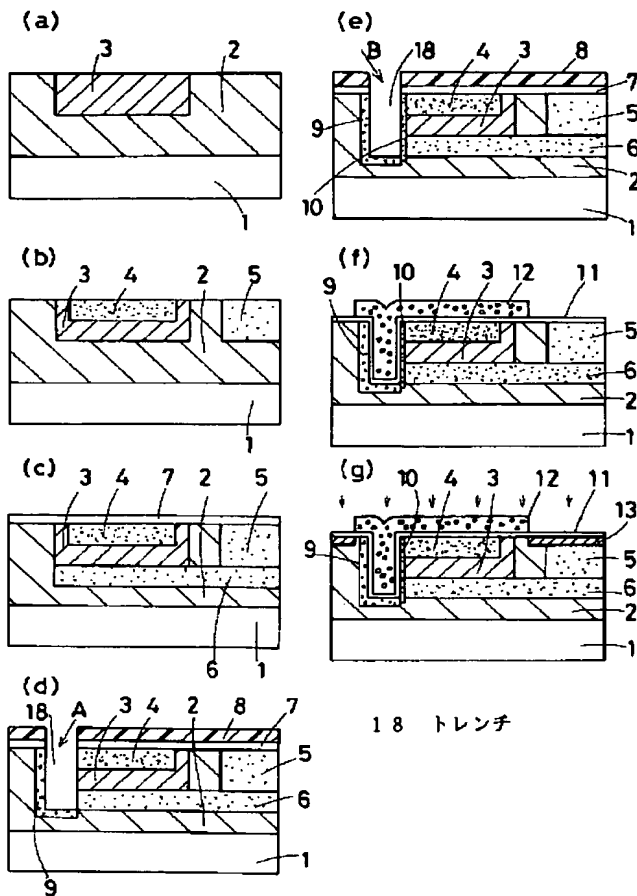
## DRAWINGS

[Drawing 1]

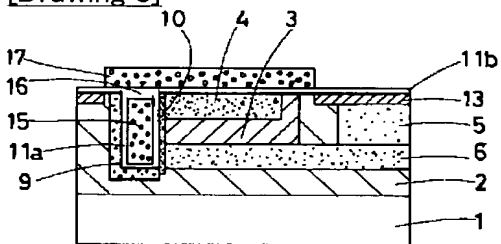


- 1 n型シリコン基板
- 2 p型ウェル
- 3 n型ウェル (垂直転送部)
- 4 p型ウェル (垂直転送部)
- 5 n型ウェル (垂直転送部)
- 6 p型ウェル (垂直転送部)
- 7 n型ウェル (垂直転送部)
- 8 p型ウェル (垂直転送部)
- 9 n型ウェル (垂直転送部)
- 10 p型ウェル (垂直転送部)
- 11 n型ウェル (垂直転送部)
- 12 p型ウェル (垂直転送部)
- 13 n型ウェル (垂直転送部)

[Drawing 2]

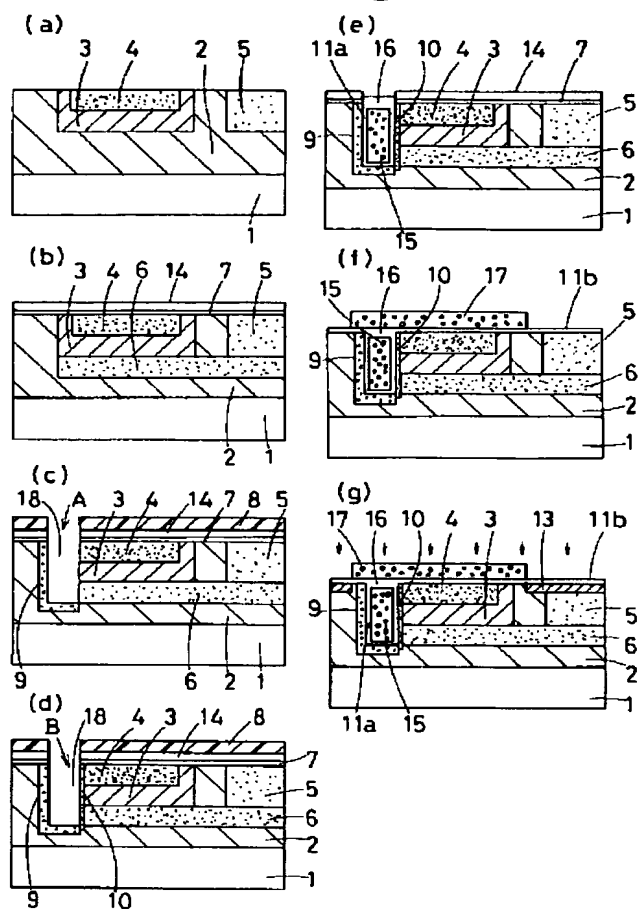


[Drawing 3]

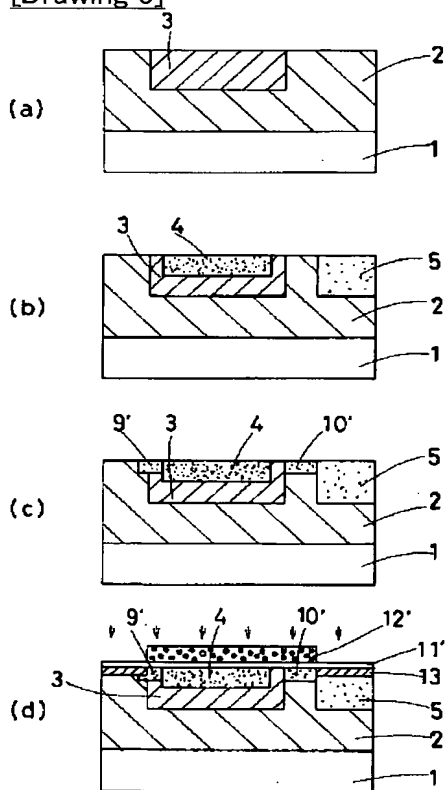


- 11a ゲート酸化膜
- 11b ゲート酸化膜
- 15 読み出し専用埋め込みポリシリコン電極  
(読み出し電極)
- 16 ポリシリコン酸化膜
- 17 垂直CCD転送用ポリシリコン電極  
(転送電極)

[Drawing 4]



[Drawing 5]



---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-255888

(43) 公開日 平成8年(1996)10月1日

(51) Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 27/148

H 0 1 L 27/14

B

審査請求 未請求 請求項の数 6 O L (全 7 頁)

(21) 出願番号

特願平7-57092

(22) 出願日

平成7年(1995)3月16日

(71) 出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72) 発明者 石川 克也

大阪府高槻市幸町1番1号 松下電子工業株式会社内

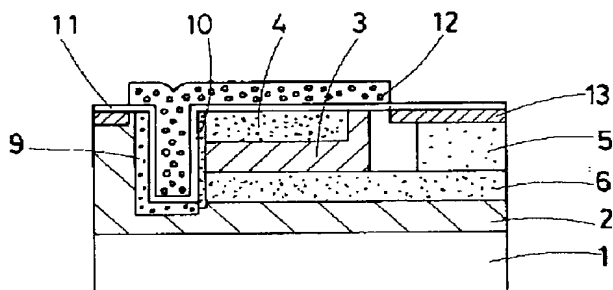
(74) 代理人 弁理士 宮井 暎夫

(54) 【発明の名称】 固体撮像装置およびその製造方法

(57) 【要約】

【目的】 微細化を行った際に感度特性および飽和特性の向上を図れ、フォトダイオード部からの電荷の読み出しを容易に行える固体撮像装置を実現する。

【構成】 埋め込みフォトダイオードn層6を通常のフォトダイオードn層5の直下および垂直CCDn<sup>+</sup>層4の下方に渡って形成したことにより、フォトダイオードの電荷蓄積領域の面積が大きくなるため微細化したフォトダイオードで飽和特性を改善できる。さらに、垂直CCDn<sup>+</sup>層4の一端に設けたトレンチの側壁にチャンネルドープp<sup>-</sup>層10を形成し、トレンチ内および垂直CCDn<sup>+</sup>層4上にポリシリコン電極12を形成したことにより、深い位置の埋め込みフォトダイオードn層6から垂直CCDn<sup>+</sup>層4へ容易に読み出すことができるとともに感度特性の向上を図れる。また、p型ウエル3で発生したスミア電荷が埋め込みフォトダイオードn層6に流れるため、スミア特性の向上を図れる。



- 1 n型シリコン基板
- 2 第1のp型ウエル
- 3 第2のp型ウエル
- 4 垂直CCDn<sup>+</sup>層 (垂直転送部)
- 5 フォトダイオードn層 (導電型のフォトダイオード部)
- 6 埋め込みフォトダイオードn層 (埋め込み電荷蓄積層)
- 9 p<sup>+</sup>分離層
- 10 チャンネルドープp<sup>-</sup>層 (チャンネル領域)
- 11 ゲート酸化膜 (絶縁膜)
- 12 ポリシリコン電極 (読み出し・転送電極)
- 13 埋め込みフォトダイオードp<sup>+</sup>層



## 【特許請求の範囲】

【請求項1】 一導電型のフォトダイオード部および一導電型の垂直転送部をアレイ状に配列した固体撮像装置であって、

前記フォトダイオード部と電氣的に接続された一導電型の埋め込み電荷蓄積層を前記フォトダイオード部の直下から前記垂直転送部の下方に渡って形成し、前記垂直転送部の前記フォトダイオード部と反対側に前記垂直転送部と前記埋め込み電荷蓄積層とが露出するトレンチを設け、前記トレンチの前記垂直転送部と前記埋め込み電荷蓄積層とが露出した部分にチャンネル領域を形成し、前記トレンチ内および前記垂直転送部上に絶縁膜を介して読み出し・転送電極を形成したことを特徴とする固体撮像装置。

【請求項2】 読み出し・転送電極を、トレンチ内に埋め込んだ読み出し電極と、垂直転送部上部の転送電極とに分離したことを特徴とする請求項1記載の固体撮像装置。

【請求項3】 一導電型の埋め込み電荷蓄積層は、一導電型のフォトダイオード部より不純物濃度を大きくしたことを特徴とする請求項1または2記載の固体撮像装置。

【請求項4】 一導電型のフォトダイオード部および一導電型の垂直転送部をアレイ状に配列した固体撮像装置の製造方法であって、

垂直転送部とフォトダイオード部をアレイ状に形成した後、前記フォトダイオード部の直下から前記垂直転送部の下方に渡って一導電型の埋め込み電荷蓄積層を500keV以上の高エネルギーイオン注入を用いて形成し、その後前記垂直転送部の前記フォトダイオード部と反対側に前記垂直転送部と前記埋め込み電荷蓄積層とが露出するようにトレンチを形成し、その後前記トレンチの前記垂直転送部と前記埋め込み電荷蓄積層とが露出した部分にチャンネル領域を形成し、その後前記トレンチ内および前記垂直転送部上に絶縁膜を介してポリシリコンからなる読み出し・転送電極を形成することを特徴とする固体撮像装置の製造方法。

【請求項5】 一導電型のフォトダイオード部および一導電型の垂直転送部をアレイ状に配列した固体撮像装置の製造方法であって、

前記フォトダイオード部の直下および前記垂直転送部の下方となる領域に一導電型の埋め込み電荷蓄積層を500keV以上の高エネルギーイオン注入を用いて形成し、その後前記垂直転送部および前記フォトダイオード部をアレイ状に形成し、その後前記垂直転送部の前記フォトダイオード部と反対側に前記垂直転送部と前記埋め込み電荷蓄積層とが露出するようにトレンチを形成し、その後前記トレンチの前記垂直転送部と前記埋め込み電荷蓄積層とが露出した部分にチャンネル領域を形成し、その後前記トレンチ内および前記垂直転送部上に絶縁膜

を介してポリシリコンからなる読み出し・転送電極を形成することを特徴とする固体撮像装置の製造方法。

【請求項6】 読み出し・転送電極を形成する代わりに、前記トレンチ内にポリシリコンを埋め込んで読み出し電極を形成し、その後前記垂直転送部上にポリシリコンからなる転送電極を形成することを特徴とする請求項4または5記載の固体撮像装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

10 【産業上の利用分野】 この発明は、固体撮像装置およびその製造方法に関するものである。

## 【0002】

【従来の技術】 従来の固体撮像装置としてビデオカメラに使用されているCCD固体撮像素子の中のフォトダイオード部（光を光電変換により電荷として蓄える部分）および垂直CCD部を主として、その構成および製造方法を図5を参照しながら説明する。

20 【0003】 図5は上記従来の固体撮像装置の製造方法を示す工程順断面図である。ただし、図5では垂直CCD部の読み出し電極兼転送電極であるポリシリコン電極を形成する工程までを示す。一般的には、ポリシリコン電極形成以降に層間絶縁膜および遮光膜を形成する工程がある。最初に図5（a）に示すように、n型シリコン基板1を使用し、第1のp型ウェル2を形成する。その後、第1のp型ウェル2内に第2のp型ウェル3を形成する。つぎに、図5（b）に示すように、フォトダイオード部のn型領域であるフォトダイオードn層5を形成し、第2のp型ウェル3内に電荷転送用の垂直CCD部のn<sup>+</sup>層4を形成する。その後、図5（c）に示すように、フォトダイオードn層5と垂直CCDn<sup>+</sup>層4との間に読み出し電圧制御用のチャンネルドープp<sup>-</sup>層10'と、垂直CCDn<sup>+</sup>層4と隣接するフォトダイオードn層を分離するためのp<sup>+</sup>分離層9'とを形成するのが一般的である。つぎに、図5（d）に示すように、ゲート酸化膜11'を形成後、ポリシリコン電極12'をドライエッチング法で形成して、フォトダイオード部の電荷を垂直CCDn<sup>+</sup>層4に読み出す構造にする。その後、暗電流対策のためにフォトダイオードn層5上に埋め込みフォトダイオードp<sup>+</sup>層13を形成するのが一般的となっている。

## 【0004】

【発明が解決しようとする課題】 上記従来の固体撮像装置では、画素部の微細化に際し、フォトダイオード部の面積の縮小が行なわれるため、CCD特性の感度や飽和特性の劣化が生じる。また、感度特性向上のためにフォトダイオード部のn層5を深い領域まで形成した場合、読み出し電極（ポリシリコン電極12'）による電荷の読み出しが非常に困難になるという問題があった。

50 【0005】 この発明の目的は、微細化を行った際に感度特性および飽和特性の向上を図ることができるとも

に、フォトダイオード部からの電荷の読み出しを容易に行うことができる固体撮像装置およびその製造方法を提供することである。

#### 【0006】

【課題を解決するための手段】請求項1記載の固体撮像装置は、一導電型のフォトダイオード部および一導電型の垂直転送部をアレイ状に配列した固体撮像装置であって、フォトダイオード部と電気的に接続された一導電型の埋め込み電荷蓄積層を前記フォトダイオード部の直下から前記垂直転送部の下方に渡って形成し、前記垂直転送部の前記フォトダイオード部と反対側に前記垂直転送部と前記埋め込み電荷蓄積層とが露出するトレンチを設け、前記トレンチの前記垂直転送部と前記埋め込み電荷蓄積層とが露出した部分にチャンネル領域を形成し、前記トレンチ内および前記垂直転送部上に絶縁膜を介して読み出し・転送電極を形成したことを特徴とする。

【0007】請求項2記載の固体撮像装置は、請求項1記載の固体撮像装置において、読み出し・転送電極を、トレンチ内に埋め込んだ読み出し電極と、垂直転送部上部の転送電極とに分離したことを特徴とする。請求項3記載の固体撮像装置は、請求項1または2記載の固体撮像装置において、一導電型の埋め込み電荷蓄積層は、一導電型のフォトダイオード部より不純物濃度を大きくしたことを特徴とする。

【0008】請求項4記載の固体撮像装置の製造方法は、一導電型のフォトダイオード部および一導電型の垂直転送部をアレイ状に配列した固体撮像装置の製造方法であって、垂直転送部とフォトダイオード部をアレイ状に形成した後、前記フォトダイオード部の直下から前記垂直転送部の下方に渡って一導電型の埋め込み電荷蓄積層を500keV以上の高エネルギーイオン注入を用いて形成し、その後前記垂直転送部の前記フォトダイオード部と反対側に前記垂直転送部と前記埋め込み電荷蓄積層とが露出するようにトレンチを形成し、その後前記トレンチの前記垂直転送部と前記埋め込み電荷蓄積層とが露出した部分にチャンネル領域を形成し、その後前記トレンチ内および前記垂直転送部上に絶縁膜を介してポリシリコンからなる読み出し・転送電極を形成することを特徴とする。

【0009】請求項5記載の固体撮像装置の製造方法は、一導電型のフォトダイオード部および一導電型の垂直転送部をアレイ状に配列した固体撮像装置の製造方法であって、フォトダイオード部の直下および前記垂直転送部の下方となる領域に一導電型の埋め込み電荷蓄積層を500keV以上の高エネルギーイオン注入を用いて形成し、その後前記垂直転送部および前記フォトダイオード部をアレイ状に形成し、その後前記垂直転送部の前記フォトダイオード部と反対側に前記垂直転送部と前記埋め込み電荷蓄積層とが露出するようにトレンチを形成し、その後前記トレンチの前記垂直転送部と前記埋め込

み電荷蓄積層とが露出した部分にチャンネル領域を形成し、その後前記トレンチ内および前記垂直転送部上に絶縁膜を介してポリシリコンからなる読み出し・転送電極を形成することを特徴とする。

【0010】請求項6記載の固体撮像装置の製造方法は、請求項4または5記載の固体撮像装置の製造方法において、読み出し・転送電極を形成する代わりに、トレンチ内にポリシリコンを埋め込んで読み出し電極を形成し、その後垂直転送部上にポリシリコンからなる転送電極を形成することを特徴とする。

#### 【0011】

【作用】この発明の構成によれば、一導電型のフォトダイオード部と電気的に接続された一導電型の埋め込み電荷蓄積層をフォトダイオード部の直下から垂直転送部の下方に渡って形成したことにより、フォトダイオードの電荷蓄積領域の面積が大きくなるため微細化したフォトダイオードで飽和特性を改善することが可能となる。さらに、垂直転送部のフォトダイオード部と反対側に設けたトレンチの垂直転送部と埋め込み電荷蓄積層とが露出した部分にチャンネル領域を形成し、トレンチ内および垂直転送部上に読み出し・転送電極を形成したことにより、一導電型のフォトダイオード部の直下の深い位置に形成された埋め込み電荷蓄積層から垂直転送部へ容易に読み出すことができ、また、埋め込み電荷蓄積層が深い位置にあるため感度特性の向上を図ることができる。また、垂直転送部の下方に埋め込み電荷蓄積層を形成しているため、垂直転送部直下のスミア電荷が発生する領域が小さく、かつその領域直下に埋め込み電荷蓄積層が形成されているため、スミア発生が生じてもフォトダイオードにスミア電荷が流れることが可能となるため、スミア特性の向上を図ることが可能となる。

【0012】さらに、読み出し・転送電極を、トレンチ内に埋め込んだ読み出し電極と、垂直転送部上部の転送電極とに分離したことにより、深い埋め込み電荷蓄積層からの読み出し転送する制御性が向上するとともに、基板上部の段差が小さくなり、平坦化を図ることができる。さらに、一導電型の埋め込み電荷蓄積層は、一導電型のフォトダイオード部より不純物濃度を大きくしたことにより、深い埋め込み電荷蓄積層から電荷を読み出すときの残像特性を改善することができる。

#### 【0013】

【実施例】まず、この発明の第1の実施例について説明する。図1はこの発明の第1の実施例の固体撮像装置の構成を示す断面図であり、図2はその製造方法を示す工程順断面図である。ただし、図1、図2ではポリシリコン電極形成以降に形成する層間絶縁膜および遮光膜等は示されていない。

【0014】この固体撮像装置は、図1に示すように、埋め込みフォトダイオードn層（埋め込み電荷蓄積層）6を、フォトダイオードn層（一導電型のフォトダイオ

ード部) 5の直下から垂直CCD $n^+$ 層(垂直転送部) 4の下方に渡って形成し、垂直CCD $n^+$ 層4のフォトダイオード $n$ 層5と反対側に、側壁に垂直CCD $n^+$ 層4と第2の $p$ 型ウエル3と埋め込みフォトダイオード $n$ 層6とが露出するトレンチ18(図2参照)を設け、トレンチ18の側壁にチャンネルドープ $p^-$ 層(チャンネル領域)10を形成し、トレンチ18内および垂直CCD $n^+$ 層4上にゲート酸化膜(絶縁膜)11を介してポリシリコン電極(読み出し・転送電極)12を形成したことを特徴とする。

【0015】この実施例の固体撮像装置の製造方法を図2を参照しながら説明する。まず、図2(a)に示すように、 $n$ 型シリコン基板1を使用し、熱拡散法を用いて第1の $p$ 型ウエル2、第2の $p$ 型ウエル3を形成する。つぎに、図2(b)に示すように、第2の $p$ 型ウエル3内に垂直CCD $n^+$ 層4を形成し、第2の $p$ 型ウエル3の横にフォトダイオード $n$ 層5を形成する。

【0016】つぎに、図2(c)に示すように、第2の $p$ 型ウエル3の直下の領域と、フォトダイオード $n$ 層5の直下の領域とを含む領域に、500keV以上の高エネルギーリンイオン注入を用いて埋め込みフォトダイオード $n$ 層6を形成する。この埋め込みフォトダイオード $n$ 層6の形成においては、拡散終了時にフォトダイオード $n$ 層5と不純物原子が混じり合い、一つの $n$ 層になることが必要であり、埋め込みフォトダイオード $n$ 層6形成のリンの加速エネルギーを調整しなくてはならない。また、埋め込みフォトダイオード $n$ 層6の不純物濃度はフォトダイオード $n$ 層5の不純物濃度より大きくする必要がある。また、埋め込みフォトダイオード $n$ 層6は、垂直CCD $n^+$ 層4と第2の $p$ 型ウエル3を介して電気的に分離していなくてはならない。なお図2(c)では、埋め込みフォトダイオード $n$ 層6を第2の $p$ 型ウエル3と同一領域まで形成しているが、垂直CCD $n^+$ 層4の直下まで形成してあれば良い。その後、酸化膜7を形成する。

【0017】つぎに、図2(d)に示すように、酸化膜7の上にレジストマスク8を形成し、このレジストマスク8を利用して垂直CCD $n^+$ 層4の隣接するフォトダイオード部側の一端に、深さが埋め込みフォトダイオード $n$ 層6が現れる程度のトレンチ18を形成する。その後、トレンチ18内に読み出し側と反対方向の領域に画素分離用として、ボロンを傾斜角注入法を用いて矢印A方向から $10^{13}\text{cm}^{-2}$ 程度注入し、 $p^+$ 分離層9を形成する。

【0018】さらに、図2(e)に示すように、埋め込みフォトダイオード $n$ 層6から垂直CCD $n^+$ 層4に電荷を読み出すために、トレンチ18側壁には、読み出し電圧制御用としてボロンを傾斜角注入法を用いて矢印B方向から $10^{11}\text{cm}^{-2}$ 程度注入し、チャンネルドープ $p^-$ 層10を形成する。その後、図2(f)に示すように、

トレンチ18形成前に形成した酸化膜7をウエットで除去し、再度ゲート酸化膜11を形成した後、減圧CVD法を用いてポリシリコンをトレンチ18内に堆積し、ドライエッチング法を用いてポリシリコン電極12を形成する。その後、図2(g)に示すように、ポリシリコン電極12をマスクとして、埋め込みフォトダイオード $p^+$ 層13をボロン注入により形成する。

【0019】以上のようにこの実施例の固体撮像装置は、埋め込みフォトダイオード $n$ 層6を通常のフォトダイオード $n$ 層5の直下から垂直CCD $n^+$ 層4の下方に渡って形成したことにより、フォトダイオードの電荷蓄積領域の面積が大きくなるため微細化したフォトダイオードで飽和特性を改善することが可能となる。さらに、垂直CCD $n^+$ 層4の一端に設けたトレンチ18の側壁にチャンネルドープ $p^-$ 層10を形成し、トレンチ18内および垂直CCD $n^+$ 層4上に読み出し・転送電極のポリシリコン電極12を形成したことにより、深い位置に形成された埋め込みフォトダイオード $n$ 層6から垂直CCD $n^+$ 層4へ電荷を容易に読み出すことができ、また、埋め込みフォトダイオード $n$ 層6が深い位置にあるため感度特性の向上を図ることができる。また、垂直CCD $n^+$ 層4の直下に埋め込みフォトダイオード $n$ 層6を形成しているため、垂直CCD $n^+$ 層4直下のスミア電荷が発生する第2の $p$ 型ウエル3の領域が小さく、かつ $p$ 型ウエル3直下に埋め込みフォトダイオード $n$ 層6が形成されているため、スミア発生が生じてもフォトダイオードにスミア電荷が流れることが可能となるため、スミア特性の向上を図ることが可能となる。

【0020】また、埋め込みフォトダイオード $n$ 層6は、フォトダイオード $n$ 層5より不純物濃度を大きくしたことにより、深い埋め込みフォトダイオード $n$ 層6から電荷を読み出すときの残像特性を改善することができる。つぎに、この発明の第2の実施例について説明する。図3はこの発明の第2の実施例の固体撮像装置の構成を示す断面図であり、図4はその製造方法を示す工程順断面図である。ただし、図1、図2同様、図3、図4ではポリシリコン電極形成以降に形成する層間絶縁膜および遮光膜等は示されていない。

【0021】この固体撮像装置は、図3に示すように、図1に示す読み出し・転送電極であるポリシリコン電極12を、トレンチ18内に埋め込んだ読み出し専用の埋め込みポリシリコン電極(読み出し電極)15と、垂直CCD $n^+$ 層4上部の垂直CCD部の転送用ポリシリコン電極(転送電極)17とに分離したことが、第1の実施例と異なる主要な点である。

【0022】この実施例の固体撮像装置の製造方法を図4を参照しながら説明する。図4(a)、(b)の工程は図2(a)～(c)の工程に準じるため、詳細な説明は上記図2(a)～(c)の説明に準じる。ただし図4(b)では、図2(c)の酸化膜7の上に窒化膜14を

堆積している。その後、図4(c)に示すように、酸化膜7の上にレジストマスク8を形成し、このレジストマスク8を利用して垂直CCD $n^+$ 層4の隣接するフォトダイオード部側の一端に、深さが埋め込みフォトダイオード $n$ 層6が現れる程度のトレンチ18を形成する。その後、トレンチ18内に読み出し側と反対方向の領域に画素分離用として、ボロンを傾斜角注入法を用いて矢印A方向から $10^{13}\text{cm}^{-2}$ 程度注入し、 $p^+$ 分離層9を形成する。

【0023】さらに、図4(d)に示すように、埋め込みフォトダイオード $n$ 層6から垂直CCD $n^+$ 層4に電荷を読み出すために、トレンチ18側壁には、読み出し電圧制御用としてボロンを傾斜角注入法を用いて矢印B方向から $10^{11}\text{cm}^{-2}$ 程度注入し、チャンネルドープ $p^-$ 層10を形成する。その後、図4(e)に示すように、トレンチ18形成時に使用したレジストマスク8を除去した後、トレンチ18内にのみゲート酸化膜11aを形成する。つぎに、トレンチ18内にポリシリコンを堆積し、エッチバック法を利用してトレンチ18内にのみポリシリコンを形成する。その後、ポリシリコンの表面を酸化させてポリシリコン酸化膜16を形成することにより、トレンチ18内に読み出し専用の埋め込みポリシリコン電極15を形成する。

【0024】つぎに、図4(f)に示すように、窒化膜14および酸化膜7をウェットで除去した後、再度ゲート酸化膜11bを形成する。その上にポリシリコンを堆積し、垂直CCD部の転送用ポリシリコン電極17をドライエッチング法を利用して形成する。その後、図4(g)に示すように、垂直CCD転送用ポリシリコン電極17をマスクとして、埋め込みフォトダイオード $p^+$ 層13をボロン注入により形成する。

【0025】この実施例によれば、第1の実施例の効果に加え、読み出し・転送電極を、トレンチ18内に埋め込んだ読み出し専用の埋め込みポリシリコン電極15と、垂直CCD $n^+$ 層4上部の垂直CCD部の転送用ポリシリコン電極17とに分離したことにより、トレンチ18内のゲート酸化膜11と垂直CCD転送用ポリシリコン電極17を別々に形成でき、深い埋め込みフォトダイオード $n$ 層6からの読み出し転送する制御性が向上するとともに、基板上部の段差が小さくなり、平坦化を図ることができる。

【0026】なお、上記第1、第2の実施例においては、埋め込みフォトダイオード $n$ 層6を形成するに際し、垂直CCD $n^+$ 層4とフォトダイオード $n$ 層5を形成した後、高エネルギーイオン注入法を利用しているが、垂直CCD $n^+$ 層4とフォトダイオード $n$ 層5を形成する前に、埋め込みフォトダイオード $n$ 層6を高エネルギーイオン注入法を利用して形成しても、同様の構造を得ることが可能である。

【0027】

【発明の効果】以上のようにこの発明の固体撮像装置は、一導電型のフォトダイオード部と電氣的に接続された一導電型の埋め込み電荷蓄積層をフォトダイオード部の直下から垂直転送部の下方に渡って形成したことにより、フォトダイオードの電荷蓄積領域の面積が大きくなるため微細化したフォトダイオードで飽和特性を改善することが可能となる。さらに、垂直転送部のフォトダイオード部と反対側に設けたトレンチの垂直転送部と埋め込み電荷蓄積層とが露出した部分にチャンネル領域を形成し、トレンチ内および垂直転送部上に読み出し・転送電極を形成したことにより、一導電型のフォトダイオード部の直下の深い位置に形成された埋め込み電荷蓄積層から垂直転送部へ容易に読み出すことができ、また、埋め込み電荷蓄積層が深い位置にあるため感度特性の向上を図ることができる。また、垂直転送部の下方に埋め込み電荷蓄積層を形成しているため、垂直転送部直下のスミア電荷が発生する領域が小さく、かつその領域直下に埋め込み電荷蓄積層が形成されているため、スミア発生が生じてフォトダイオードにスミア電荷が流れることが可能となるため、スミア特性の向上を図ることが可能となる。

【0028】さらに、読み出し・転送電極を、トレンチ内に埋め込んだ読み出し電極と、垂直転送部上部の転送電極とに分離したことにより、深い埋め込み電荷蓄積層からの読み出し転送する制御性が向上するとともに、基板上部の段差が小さくなり、平坦化を図ることができる。さらに、一導電型の埋め込み電荷蓄積層は、一導電型のフォトダイオード部より不純物濃度を大きくしたことにより、深い埋め込み電荷蓄積層から電荷を読み出すときの残像特性を改善することができる。

#### 【図面の簡単な説明】

【図1】この発明の第1の実施例の固体撮像装置の構成を示す断面図である。

【図2】この発明の第1の実施例の固体撮像装置の製造方法を示す工程順断面図である。

【図3】この発明の第2の実施例の固体撮像装置の構成を示す断面図である。

【図4】この発明の第2の実施例の固体撮像装置の製造方法を示す工程順断面図である。

【図5】従来例の固体撮像装置の製造方法を示す工程順断面図である。

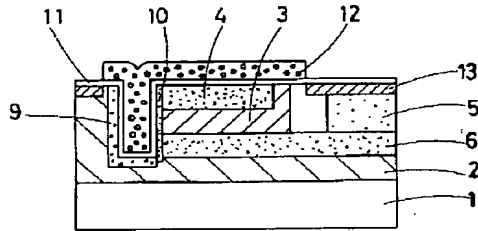
#### 【符号の説明】

- 1  $n$ 型シリコン基板
- 2 第1の $p$ 型ウエル
- 3 第2の $p$ 型ウエル
- 4 垂直CCD $n^+$ 層
- 5 フォトダイオード $n$ 層
- 6 埋め込みフォトダイオード $n$ 層
- 7 酸化膜
- 8 レジストマスク

9

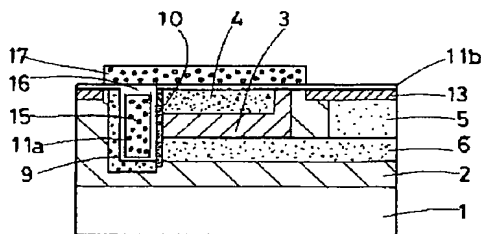
- 9 p<sup>+</sup> 分離層  
 10 チャンネルドープ p<sup>-</sup> 層  
 11 ゲート酸化膜  
 11 a ゲート酸化膜  
 11 b ゲート酸化膜  
 12 ポリシリコン電極

【図 1】



- 1 シリコン基板  
 2 p<sup>+</sup> 型ウェル層 (垂直転送部)  
 3 n<sup>+</sup> ダイオード部  
 4 n<sup>+</sup> ダイオード部  
 5 埋め込み型フォトダイオード部  
 6 埋め込み型フォトダイオード部  
 7 p<sup>+</sup> 分離層  
 8 p<sup>-</sup> 層 (チャンネル領域)  
 9 p<sup>+</sup> 分離層  
 10 p<sup>-</sup> 層 (チャンネル領域)  
 11 p<sup>+</sup> 分離層  
 12 p<sup>-</sup> 層 (チャンネル領域)  
 13 埋め込み型フォトダイオード部

【図 3】

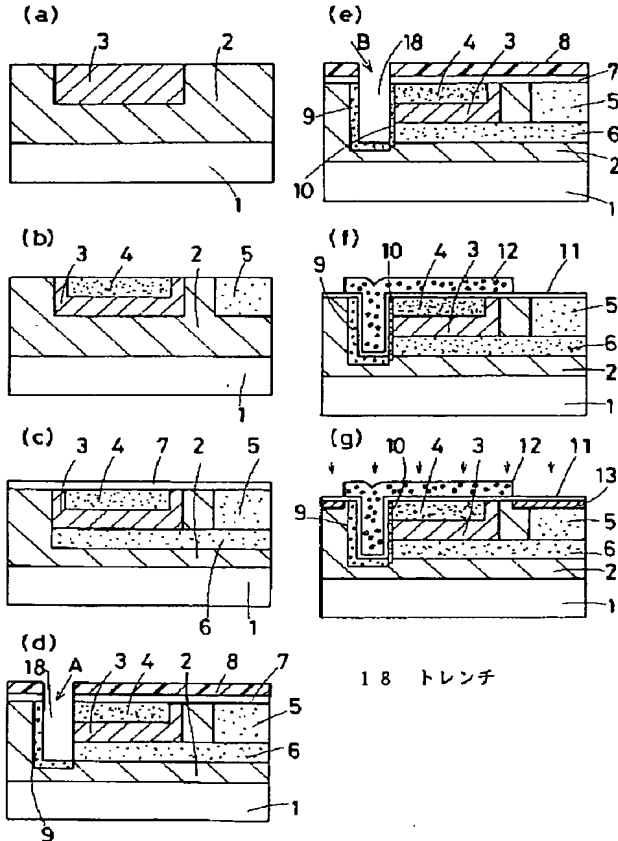


- 11 a ゲート酸化膜  
 11 b ゲート酸化膜  
 15 読み出し専用埋め込みポリシリコン電極  
 16 読み出し専用埋め込みポリシリコン電極  
 17 垂直 CCD 転送用ポリシリコン電極  
 (転送電極)

10

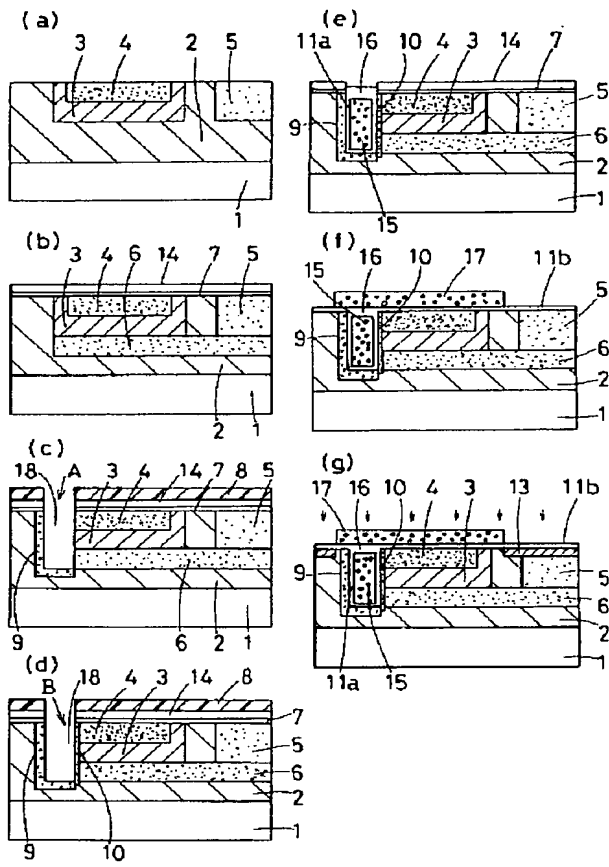
- 13 埋め込みフォトダイオード p<sup>+</sup> 層  
 14 窒化膜  
 15 読み出し専用埋め込みポリシリコン電極  
 16 ポリシリコン酸化膜  
 17 垂直 CCD 転送用ポリシリコン電極  
 18 トレンチ

【図 2】

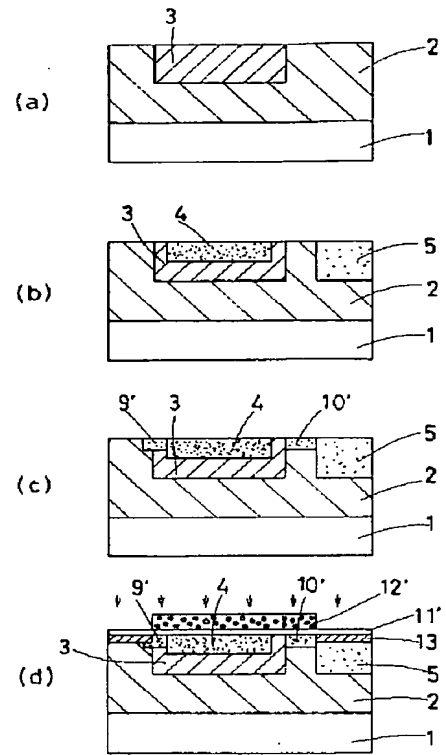


18 トレンチ

【図4】



【図5】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☐ FADED TEXT OR DRAWING

☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**